



(12) 发明专利申请

(10) 申请公布号 CN 113380846 A

(43) 申请公布日 2021.09.10

(21) 申请号 202010162011.5

(22) 申请日 2020.03.10

(71) 申请人 成都辰显光电有限公司

地址 611731 四川省成都市高新区天映路
146号

(72) 发明人 李春红 邢汝博 钱先锐 黄飞
张东豪 金跃康

(74) 专利代理机构 北京东方亿思知识产权代理
有限责任公司 11258

代理人 娜拉

(51) Int. Cl.

H01L 27/15 (2006.01)

H01L 33/48 (2010.01)

H01L 33/62 (2010.01)

H01L 27/12 (2006.01)

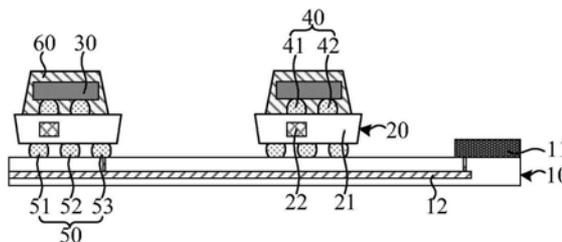
权利要求书2页 说明书7页 附图3页

(54) 发明名称

微发光二极管显示面板及其制备方法、显示装置

(57) 摘要

本发明公开了一种微发光二极管显示面板及其制备方法、显示装置。该微发光二极管显示面板包括背板，背板包括相互电连接的面板电路及信号线；像素电路基板，层叠设置于背板，像素电路基板包括单晶硅基板本体和像素驱动电路，像素驱动电路与信号线电连接；微发光二极管，多个微发光二极管设置于像素电路基板背向背板的一侧，微发光二极管与像素驱动电路电连接。根据本发明实施例，能够提高显示均匀性，且能够降低成本。



1. 一种微发光二极管显示面板,其特征在于,包括:
背板,包括相互电连接的面板电路及信号线;
像素电路基板,层叠设置于所述背板,所述像素电路基板包括单晶硅基板本体和像素驱动电路,所述像素驱动电路与所述信号线电连接;
微发光二极管,多个所述微发光二极管设置于所述像素电路基板背向所述背板的一侧,所述微发光二极管与所述像素驱动电路电连接。
2. 根据权利要求1所述的微发光二极管显示面板,其特征在于,所述像素电路基板面向所述微发光二极管的一侧设置有第一连接结构,所述微发光二极管与所述像素驱动电路通过所述第一连接结构电连接。
3. 根据权利要求2所述的微发光二极管显示面板,其特征在于,所述微发光二极管包括第一电极层及第二电极层,所述信号线包括公共接地电源线,所述第一连接结构包括第一子连接结构和第二子连接结构;
其中,所述第一电极层通过所述第一子连接结构与所述像素驱动电路电连接,所述第二电极层通过所述第二子连接结构与所述公共接地电源线电连接。
4. 根据权利要求1所述的微发光二极管显示面板,其特征在于,所述像素电路基板背向所述微发光二极管的一侧设置有第二连接结构,所述信号线与所述像素驱动电路通过所述第二连接结构电连接。
5. 根据权利要求1-4任一项所述的微发光二极管显示面板,其特征在于,所述像素电路基板面向所述微发光二极管的一侧设置有封装结构,所述封装结构包覆所述微发光二极管。
6. 一种显示装置,其特征在于,包括如权利要求1-5任一项所述的微发光二极管显示面板。
7. 一种微发光二极管显示面板的制备方法,其特征在于,包括:
提供像素电路基板母板,所述像素电路基板母板包括单晶硅基板本体及多个像素驱动电路;
在所述像素驱动电路基板母板上邦定多个微发光二极管,且使所述微发光二极管与所述像素驱动电路电连接;
将邦定有所述微发光二极管的像素电路基板母板临时键合在第一载板上,并对键合后的所述像素电路基板母板进行切割,得到多个发光模块;其中,各所述发光模块包括所述像素驱动电路及与所述像素驱动电路电连接的所述微发光二极管;
将所述发光模块邦定到背板上,且使所述背板的信号线与所述像素驱动电路电连接,得到微发光二极管显示面板。
8. 根据权利要求7所述的微发光二极管显示面板的制备方法,其特征在于,所述在所述像素电路基板母板上邦定多个微发光二极管之前,所述方法还包括:
在所述像素电路基板母板上形成第一连接结构,所述第一连接结构用于电连接所述像素驱动电路与所述微发光二极管。
9. 根据权利要求7所述的微发光二极管显示面板的制备方法,其特征在于,所述在将邦定有所述微发光二极管的像素电路基板母板临时键合在第一载板上之后,所述方法还包括:

在邦定有所述微发光二极管的像素电路基板母板背向所述微发光二极管的一侧形成第二连接结构,所述第二连接结构用于电连接所述像素驱动电路与所述背板的信号线。

10. 根据权利要求7所述的微发光二极管显示面板的制备方法,其特征在于,所述将所述发光模块邦定到背板上之前,所述方法还包括:

将多个所述发光模块临时键合在第二载板上。

微发光二极管显示面板及其制备方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域，具体涉及一种微发光二极管显示面板及其制备方法、显示装置。

背景技术

[0002] 微发光二极管显示技术指的是以高密度的百微米以下小尺寸的发光二极管作为发光像素实现图像显示的技术。当前，微发光二极管显示技术正开始发展，业界期望有高质量的微发光二极管显示产品进入市场。高质量的微发光二极管显示产品将对已经进入市场的诸如LCD/OLED的传统显示产品产生深刻影响。

[0003] 现有显示面板中，驱动微发光二极管显示的驱动背板存在电性一致性差、电性漂移大等问题。因此，亟需一种新的改进的微发光二极管显示面板。

发明内容

[0004] 为了解决现有技术中的技术问题，本发明提供一种微发光二极管显示面板及其制备方法、显示装置。

[0005] 第一方面，本发明实施例提供一种微发光二极管显示面板，其包括：

[0006] 背板，包括相互电连接的面板电路及信号线；

[0007] 像素电路基板，层叠设置于背板，像素电路基板包括单晶硅基板本体和像素驱动电路，像素驱动电路与信号线电连接；

[0008] 微发光二极管，多个微发光二极管设置于像素电路基板背向背板的一侧，微发光二极管与像素驱动电路电连接。

[0009] 在第一方面一种可能的实施方式中，像素电路基板面向微发光二极管的一侧设置有第一连接结构，微发光二极管与像素驱动电路通过第一连接结构电连接。

[0010] 在第一方面一种可能的实施方式中，微发光二极管包括第一电极层及第二电极层，信号线包括公共接地电源线，第一连接结构包括第一子连接结构和第二子连接结构；其中，第一电极层通过第一连接结构与像素驱动电路电连接，第二电极层通过第二子连接结构与公共接地电源线电连接。

[0011] 在第一方面一种可能的实施方式中，像素电路基板背向微发光二极管的一侧设置有第二连接结构，信号线与像素驱动电路通过第二连接结构电连接。

[0012] 在第一方面一种可能的实施方式中，像素电路基板面向微发光二极管的一侧设置有封装结构，封装结构包覆微发光二极管。

[0013] 第二方面，本发明实施例提供一种显示装置，其包括如第一方面任一实施例的微发光二极管显示面板。

[0014] 第三方面，本发明实施例提供一种微发光二极管显示面板的制备方法，其包括：

[0015] 提供像素电路基板母板，像素电路基板母板包括单晶硅基板本体及多个像素驱动电路；

[0016] 在像素电路基板母板上邦定多个微发光二极管,且使微发光二极管与像素驱动电路电连接;

[0017] 将邦定有微发光二极管的像素电路基板母板临时键合在第一载板上,对键合后的像素电路基板母板进行切割,得到多个发光模块;其中,各发光模块包括像素驱动电路及与像素驱动电路电连接的微发光二极管;

[0018] 将发光模块邦定到背板上,且使背板的信号线与像素驱动电路电连接,得到微发光二极管显示面板。

[0019] 在第三方面一种可能的实施方式中,在像素电路基板母板上邦定多个微发光二极管之前,该方法还包括:

[0020] 在像素电路基板母板上形成第一连接结构,第一连接结构用于电连接像素驱动电路与微发光二极管。

[0021] 在第三方面一种可能的实施方式中,在将邦定有微发光二极管的像素电路基板母板临时键合在第一载板上之后,该方法还包括:

[0022] 在邦定有微发光二极管的像素电路基板母板背向微发光二极管的一侧形成第二连接结构,第二连接结构用于电连接像素驱动电路与背板的信号线。

[0023] 在第三方面一种可能的实施方式中,将发光模块邦定到背板上之前,该方法还包括:

[0024] 将多个发光模块临时键合在第二载板上。

[0025] 根据本发明实施例提供的微发光二极管显示面板及其制备方法、显示装置,该显示面板包括背板、像素电路基板及微发光二极管,背板包括相互电连接的面板电路及信号线;像素电路基板包括单晶硅基板本体及像素驱动电路,且像素驱动电路分别与微发光二极管和背板的信号线电连接。一方面,像素电路基板采用单晶硅基板,单晶硅晶体管具有高稳定性,进而能够提高显示均匀性;另一方面,像素驱动电路与面板信号线位于不同的基板上,能够避免使用传统显示面板驱动背板加工所需的低温多晶硅或氧化物半导体加工设备,降低设备投资并提高加工效率。

附图说明

[0026] 通过阅读以下参照附图对非限制性实施例所作的详细描述,本发明的其它特征、目的和优点将会变得更明显,其中,相同或相似的附图标记表示相同或相似的特征,附图并未按照实际的比例绘制。

[0027] 图1示出根据本发明一种实施例的微发光二极管显示面板的截面结构示意图;

[0028] 图2示出根据本发明一种实施例的微发光二极管的截面结构示意图;

[0029] 图3示出根据本发明一种实施例的微发光二极管显示面板的制备方法的流程示意图;

[0030] 图4a至图4e示出根据本发明一种实施例的微发光二极管显示面板的制备方法中形成微发光二极管显示面板包括的各个部件的步骤的截面结构示意图。

[0031] 附图标记说明:

[0032] 100-微发光二极管显示面板;

[0033] 10-背板;11-面板电路;12-信号线;

- [0034] 20-像素电路基板;21-单晶硅基板本体;22-像素驱动电路;02-像素电路基板母板;
- [0035] 30-微发光二极管;31-第一电极;32-第二电极;33-第一半导体层;34-发光层;35-第二半导体层;
- [0036] 40-第一连接结构;41-第一子连接结构;42-第二子连接结构;
- [0037] 50-第二连接结构;51-第三子连接结构;52-第四子连接结构;53-第五子连接结构;
- [0038] 60-封装结构;70-第一载板;80-第二胶体;91-第一胶体;92-第二载板。

具体实施方式

[0039] 下面将详细描述本发明的各个方面的特征和示例性实施例,为了使本发明的目的、技术方案及优点更加清楚明白,以下结合附图及具体实施例,对本发明进行进一步详细描述。应理解,此处所描述的具体实施例仅被配置为解释本发明,并不被配置为限定本发明。对于本领域技术人员来说,本发明可以在不需要这些具体细节中的一些细节的情况下实施。下面对实施例的描述仅仅是为了通过示出本发明的示例来提供对本发明更好的理解。

[0040] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0041] 应当理解,在描述部件的结构时,当将一层、一个区域称为位于另一层、另一个区域“上面”或“上方”时,可以指直接位于另一层、另一个区域上面,或者在其与另一层、另一个区域之间还包含其它的层或区域。并且,如果将部件翻转,该一层、一个区域将位于另一层、另一个区域“下面”或“下方”。

[0042] 驱动微发光二极管显示的驱动技术包括有源驱动和无源驱动两种方式。其中有源驱动方式的可显示信息量大,显示图像的质量高,显示终端的集成度高,特别适用于微发光二极管显示技术在穿戴和车载等新兴显示领域的应用。申请人发现,有源驱动方式的发光二极管显示技术中,存在着驱动背板的薄膜晶体管(Thin Film Transistor,TFT)电性一致性差、电性漂移大等问题。

[0043] 为了解决上述技术问题,本发明实施例提供一种微发光二极管显示面板及其制备方法、显示装置。图1示出根据本发明一种实施例的微发光二极管显示面板的截面结构示意图。如图1所示,本发明实施例提供的微发光二极管显示面板100包括背板10、像素电路基板20及微发光二极管30。背板10包括相互电连接的面板电路11及信号线12。像素电路基板20层叠设置于背板10上,像素电路基板20包括单晶硅基板本体21和像素驱动电路22,像素驱动电路22与信号线12电连接。多个微发光二极管30设置于像素电路基板20背向背板10的一侧,微发光二极管30与像素驱动电路22电连接。

[0044] 根据本发明实施例提供的微发光二极管显示面板,一方面,像素电路基板20采用单晶硅基板本体21,在单晶硅基板本体21上加工形成像素电路22,相对当前大面积平板显示使用的低温多晶硅或氧化物半导体晶体管,本发明的像素驱动电路22采用的单晶硅晶体管具有更高的稳定性,进而能够提高显示均匀性;另一方面,像素驱动电路22位于像素电路基板20上,面板电路11及信号线12位于背板10上,即像素驱动电路22与信号线12位于不同的基板上,能够降低显示面板驱动背板的加工工艺难度,提升了加工效率并降低产线的设备投资。

[0045] 在一些实施例中,背板10可以是玻璃背板,也可以是柔性背板,例如聚酰亚胺(Polyimide,PI)背板。

[0046] 在一些实施例中,面板电路11可以包括扫描控制电路、数据控制电路等。面板电路11可以为集成电路(Integrated Circuit,IC)。驱动IC可以通过柔性电路板(Flexible Printed Circuit,FPC)邦定在背板10上。

[0047] 在一些实施例中,信号线12可以包括扫描线(scan)、数据线(data)、参考电压线(Vref)、电源线(Vdd)、公共接地电源线(Vss)等。为了清楚的示出微发光二极管显示面板100的整体结构,图1中仅示出了一条信号线12。

[0048] 在一些实施例中,像素驱动电路22的电路结构可以是2T1C电路、4T1C电路、5T1C电路、6T1C电路、7T1C电路、7T2C电路、或9T1C电路中的任一种,或像素驱动电路22的电路结构也可以是其它电路结构,在此不做具体限定。本文中,“2T1C电路”指像素电路中包括2个薄膜晶体管(T)和1个电容(C)的像素电路,其它“7T1C电路”、“7T2C电路”、“9T1C电路”等依次类推。

[0049] 在一些实施例中,请继续参考图1,像素电路基板20面向微发光二极管30的一侧设置有第一连接结构40,微发光二极管30与像素驱动电路22通过第一连接结构40电连接。示例性的,可以在像素电路基板20面向微发光二极管30的一侧打孔,以漏出像素驱动电路22的输出端口,并利用钢、锡、金等导电材料进行焊点加工,形成第一连接结构40,第一连接结构40通过过孔电连接像素驱动电路22的输出端口。由于微发光二极管30的面积比较小,第一连接结构40可以理解成焊点。一个微发光二极管30可以通过一个第一连接结构40电连接一个像素驱动电路22,多个微发光二极管30对应的多个第一连接结构40是相互独立的。

[0050] 根据本发明实施例,通过第一连接结构40电连接对应的微发光二极管30与像素驱动电路22,能够提高微发光二极管30与像素驱动电路22之间电连接的稳固性。

[0051] 在一些实施例中,在一些实施例中,微发光二极管30可以是正装型结构、倒装型结构、垂直型结构中的任意一种。图2示出根据本发明一种实施例的微发光二极管的截面结构示意图。如图2所示,微发光二极管30包括层叠设置的发光层34、第一半导体层33及第二半导体层35。在微发光二极管30的层叠方向上,发光层34与第二半导体层35的面积相等且小于第一半导体层33的面积。微发光二极管30包括第一电极层31及第二电极层32,第一电极层31位于第二半导体层35背向发光层34的一侧,第二电极层32位于第一半导体层33面向发光层34的一侧。示例性的,第一半导体层33可以为N型半导体层,例如N型掺杂的氮化镓(GaN)层。发光层34可以为多种单量子阱层(SQW)或者多量子阱层(MQW)。第二半导体层35可以为P型半导体层,例如,P型掺杂的氮化镓(GaN)层。第一电极层31可以是微发光二极管30的P极,即阳极。第二电极层32可以是微发光二极管30的N极,即阴极。

[0052] 在一些实施例中,信号线12包括公共接地电源线(V_{SS}),第一连接结构40包括第一子连接结构41和第二子连接结构42。微发光二极管30的第一电极层31通过第一子连接结构41与像素驱动电路22电连接。微发光二极管30的第二电极层32通过第二子连接结构42与公共接地电源线电连接。

[0053] 例如,像素驱动电路22包括驱动晶体管,可以在驱动晶体管的源极或者漏极面向微发光二极管的30的一侧形成低熔点的金属结构,得到第一子连接结构41。这里,第一子连接结构41可以理解为与驱动晶体管的源极或者漏极为一体结构。可以在像素电路基板20上形成过孔(图中未示出),在过孔内形成导电结构,进一步的,可以在导电结构面向微发光二极管的30的一侧形成低熔点的金属结构,得到第二子连接结构42,第二子连接结构42通过过孔内的导电结构与公共接地电源线电连接。

[0054] 又例如,微发光二极管30的第一电极层31及第二电极层32可以为金属叠层结构,将微发光二极管30绑定到像素电路基板20上以后,第一子连接结构41与第一电极层31融合为一体结构,第一子连接结构41成为了第一电极层31的一部分。第二子连接结构42与第二电极层32融合为一体结构,第二子连接结构42成为了第二电极层32的一部分。

[0055] 根据本发明实施例,微发光二极管30的不同电极通过不同的子连接结构分别连接到对应的像素驱动电路22及信号线12,能够降低它们之间的干扰,进一步提高显示均匀性。

[0056] 在一些实施例中,请继续参考图1,像素电路基板20背向微发光二极管30的一侧设置有第二连接结构50,信号线12与像素驱动电路22通过第二连接结构50电连接。

[0057] 根据本发明实施例,通过第二连接结构50电连接对应的信号线12与像素驱动电路22,能够提高信号线12与像素驱动电路22之间电连接的稳固性。

[0058] 示例性的,信号线12可以包括扫描线(scan)、数据线(data)、电源线(V_{DD})。第二连接结构50可以包括第三子连接结构51、第四子连接结构52及第五子连接结构53。第三子连接结构51、第四子连接结构52及第五子连接结构53是相互独立的。

[0059] 具体的,扫描线可以通过第三子连接结构51与像素驱动电路22电连接,数据线可以通过第四子连接结构52与像素驱动电路22电连接,电源线可以通过第五子连接结构53与像素驱动电路22电连接。

[0060] 以上仅仅给出了一个示例,第二连接结构50包括的子连接结构的数量可以根据像素驱动电路22的具体电路结构及信号线12包括的信号线的类型确定,本申请对此不作限定。

[0061] 在一些实施例中,请继续参考图1,像素电路基板20背向微发光二极管30的一侧设置有封装结构60,封装结构60包覆微发光二极管30。封装结构60可以由UV胶、光刻胶等形成。利用封装结构60保护微发光二极管30,能够提高微发光二极管30与像素电路基板20结合的稳定性,改善微发光二极管显示面板的寿命。

[0062] 本发明实施例提供一种显示装置,该显示装置包括如上述任一实施例的微发光二极管显示面板。该显示装置可以是手机、电脑、平板显示器、电视显示器等。

[0063] 本发明实施例还提供一种微发光二极管显示面板的制备方法。图3示出根据本发明一种实施例的微发光二极管显示面板的制备方法的流程示意图。图4a至图4e示出根据本发明一种实施例的微发光二极管显示面板的制备方法中形成微发光二极管显示面板包括的各个部件的步骤的截面结构示意图。如图3及图4a至图4e所示,本发明实施例提供的微发

光二极管显示面板的制备方法包括以下步骤：

[0064] 步骤110,提供像素电路基板母板02,像素电路基板母板02包括单晶硅基板本体21及多个像素驱动电路22。

[0065] 步骤120,在像素电路基板母板02上邦定多个微发光二极管30,且使微发光二极管30与像素驱动电路22电连接。

[0066] 步骤130,将邦定有微发光二极管30的像素电路基板母板02临时键合在第一载板70上,并对键合后的像素电路基板母板02进行切割,得到多个发光模块;其中,各发光模块包括像素驱动电路22及与像素驱动电路22电连接的微发光二极管30。具体的,可以利用第一胶体91将邦定有微发光二极管30的像素电路基板母板02临时键合在第一载板70上。

[0067] 步骤140,将发光模块邦定到背板10上,且使背板10的信号线12与像素驱动电路22电连接,得到微发光二极管显示面板。

[0068] 在一些实施例中,如图4a所示,在像素电路基板母板02上邦定多个微发光二极管30之前,该方法还包括:在像素电路基板母板02上形成第一连接结构40,第一连接结构40用于电连接像素驱动电路22与微发光二极管30。根据本发明实施例,通过第一连接结构40电连接对应的微发光二极管30与像素驱动电路22,能够提高微发光二极管30与像素驱动电路22之间电连接的稳固性。

[0069] 在一些实施例中,如图4b所示,在像素电路基板母板02上邦定多个微发光二极管30之后,该方法还包括:采用UV胶或者光刻胶形成封装结构60,以封装微发光二极管30,提高微发光二极管30的寿命。

[0070] 在一些实施例中,如图4c所示,在将邦定有微发光二极管30的像素电路基板母板02临时键合在第一载板70上之后,该方法还包括:在邦定有微发光二极管30的像素电路基板母板02背向微发光二极管30的一侧形成第二连接结构50,第二连接结构50用于电连接像素驱动电路22与背板10的信号线12。根据本发明实施例,通过第二连接结构50电连接对应的信号线12与像素驱动电路22,能够提高信号线12与像素驱动电路22之间电连接的稳固性。

[0071] 在一些实施例中,如图4d所示,将发光模块邦定到背板上之前,该方法还可以包括:将多个发光模块临时键合在第二载板92上。具体的,可以先解除各发光模块与第一载板70的临时键合,然后利用第二胶体80将多个发光模块临时键合在第二载板92上。如此,可以更方便的对发光模块进行批量转移。

[0072] 至此,根据本发明实施例提供的微发光二极管显示面板的制备方法,得到结构如图4e所示的微发光二极管显示面板,一方面,像素电路基板母板02采用单晶硅基板本体21,在单晶硅基板本体21上加工形成像素电路22,提高了像素电路基板20的稳定性,进而能够提高显示均匀性,且能够降低成本;另一方面,像素驱动电路22位于像素电路基板20上,面板电路11及信号线12位于背板10上,即像素驱动电路22与面板电路11及信号线12位于不同的基板上,能够降低它们之间的干扰,且保证了加工良率。另外,在单晶硅基板本体21上加工形成像素电路22,能够降低对加工工艺及工艺设备的需求,本申请能够适用于大尺寸显示面板。

[0073] 依照本发明如上文所述的实施例,这些实施例并没有详尽叙述所有的细节,也不限制该发明仅为所述的具体实施例。显然,根据以上描述,可作很多的修改和变化。本说明

书选取并具体描述这些实施例,是为了更好地解释本发明的原理和实际应用,从而使所属技术领域技术人员能很好地利用本发明以及在本发明基础上的修改使用。本发明仅受权利要求书及其全部范围和等效物的限制。

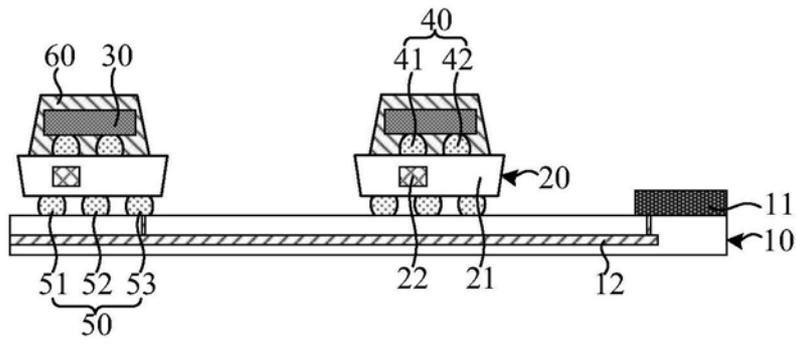


图1

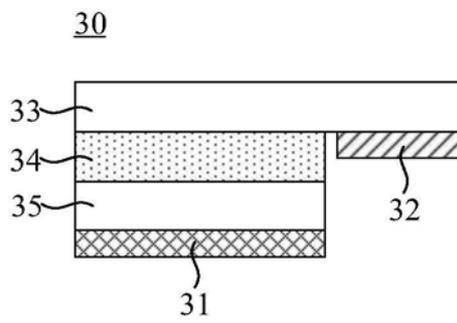


图2

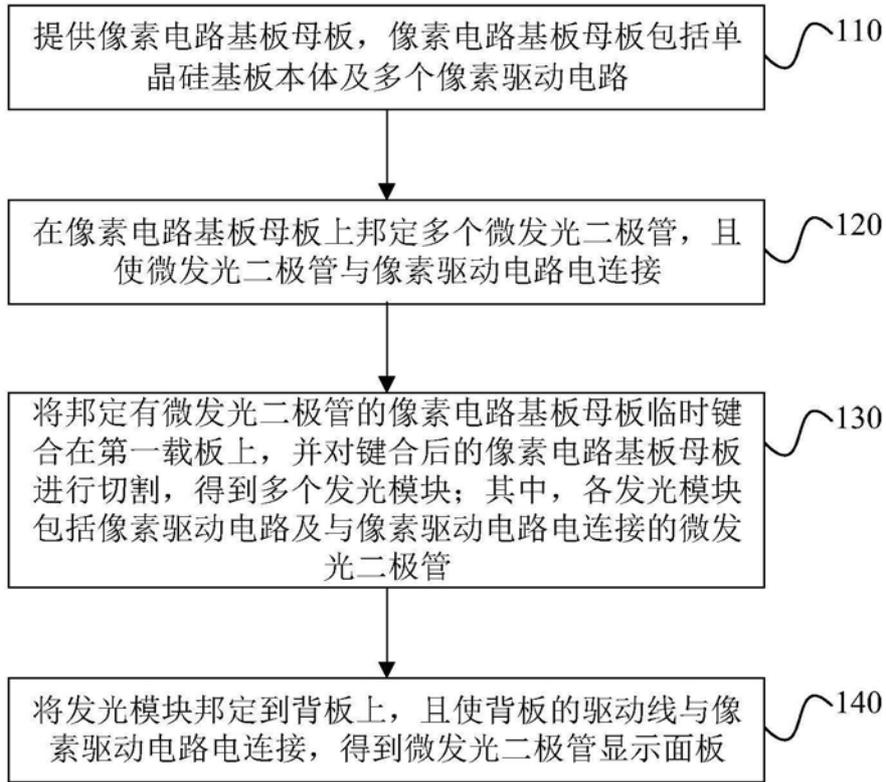


图3

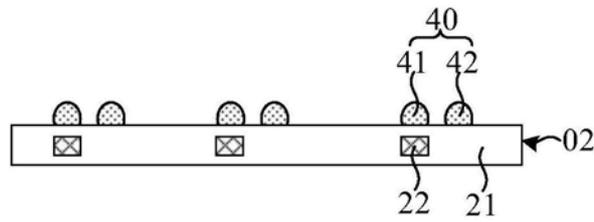


图4a

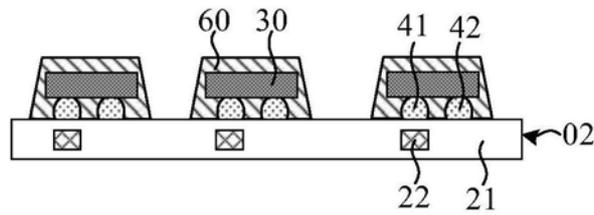


图4b

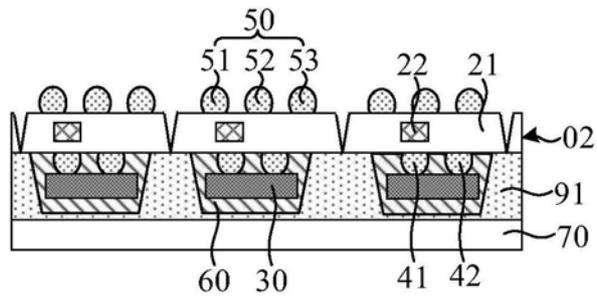


图4c

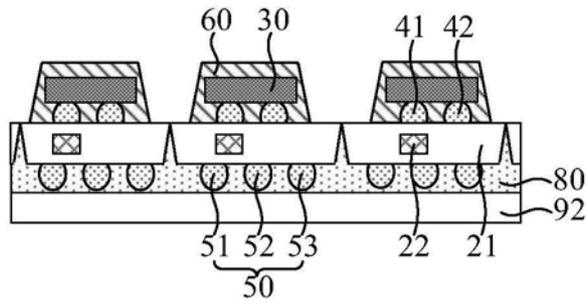


图4d

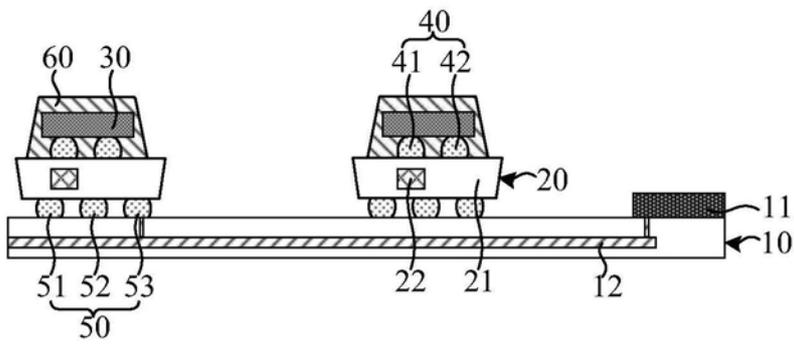


图4e